תרגול מספר 4

מימוש מעגלים צירופיים

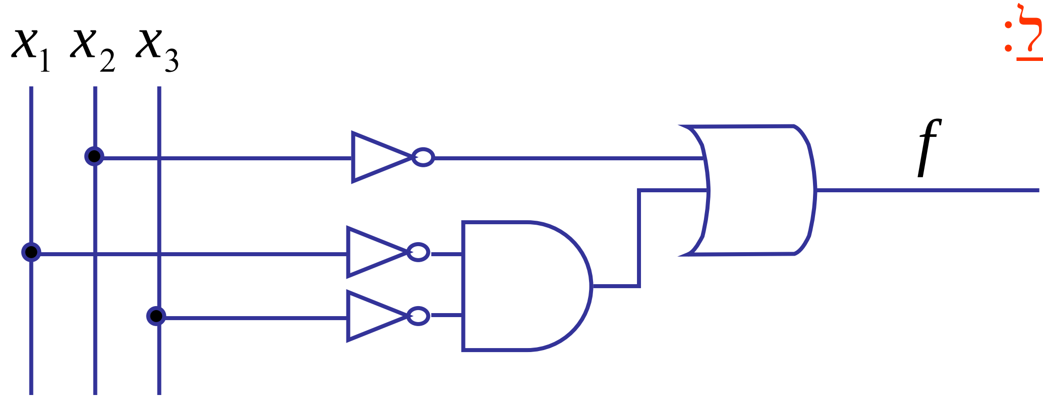
- ממש במעגל את $f=\sum(0,1,2,4,5)$ ראשית נפשט את הפונקציה בעזרת מפת קרנו ואז נממש:

פישוט בעזרת מפת קרנו:

$x_3 \backslash x_1x_2$	00	01	11	10
0	1	1	0	1
1	1	0	0	1

$$f=\sum(0,1,2,4,5)=\overline{x_1}\,\overline{x_3}+\overline{x_2}$$

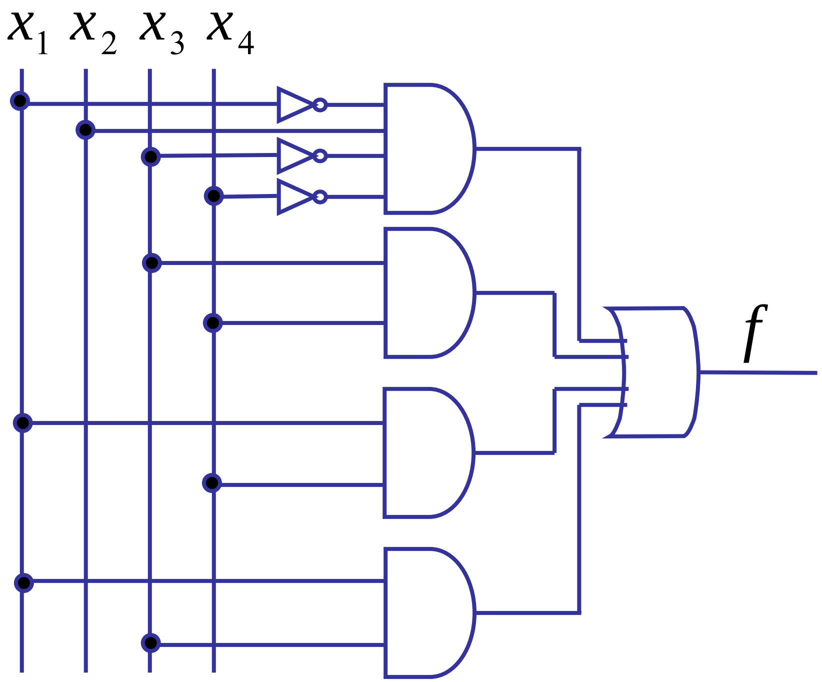
מימוש המעגל:



מימוש מעגלים – דוגמא נוספת

- ממש במעגל את $f=\sum(3,4,7,9,10,11,13,14,15)$

<u>מימוש המעגל</u>



<u>פישוט בעזרת מפת קרנו</u>

$x_3x_4 \backslash x_1x_2$	00	01	11	10
00	0	1	0	0
01	0	0	1	1
11	1	1	1	1
10	0	0	1	1

$$f=\sum(3,4,7,9,10,11,13,14,15)=$$
$$\overline{x_1}\,x_2\,\overline{x_3}\,\overline{x_4}+x_3x_4+x_1x_4+x_1x_3$$

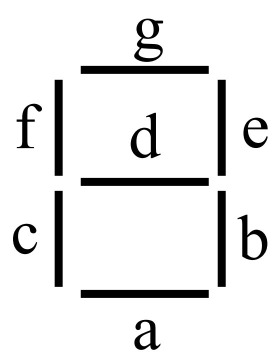
ייצוג BCD

- כל ספרה עשרונית מיוצגת ע"י 4 סיביות

DIGIT	X_1
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

תרגיל

- נתונה הספרה הדיגיטלית



- יש לממש את סגמנט g בעזרת פונקציה בוליאנית : g תקבל 1 עבור כל ספרה שהיא אמורה להידלק ו-0 אחרת. הקלט הוא ספרה בייצוג BCD.

פתרון

- ראשית נראה אילו סגמנטים נדלקים עבור אילו ספרות.

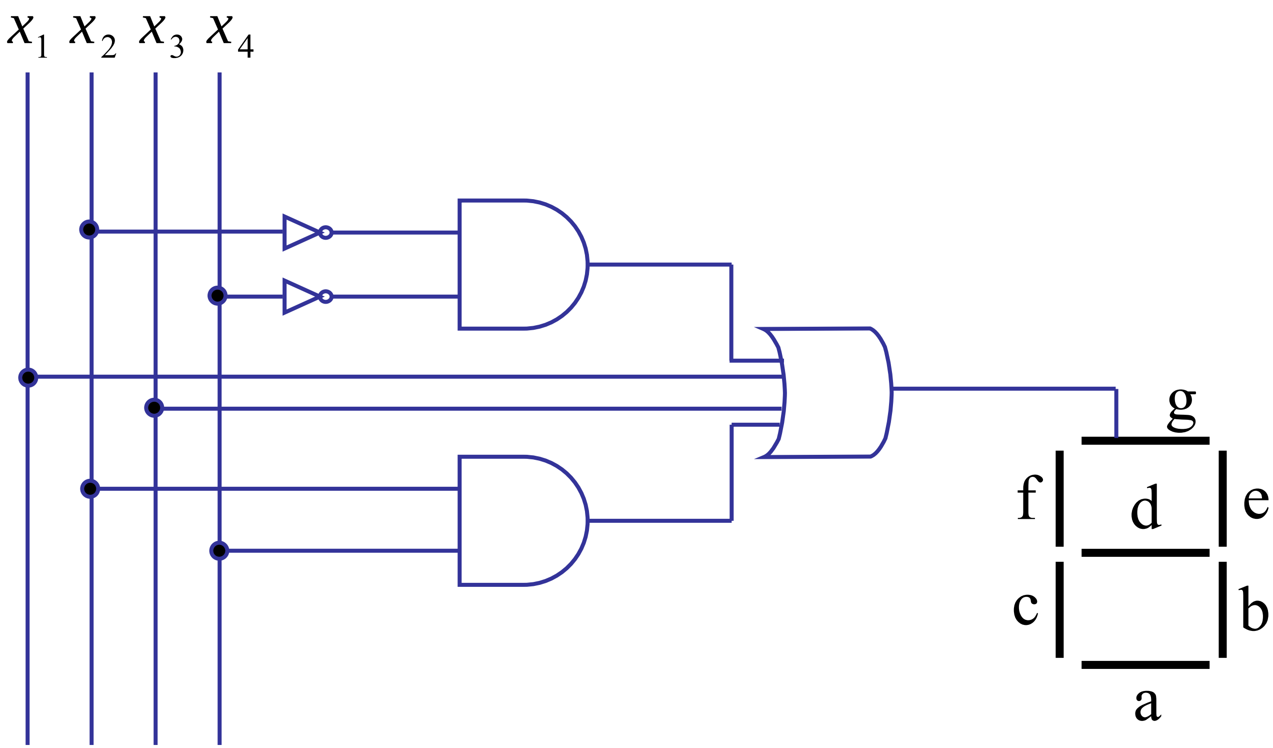
- 0 - abcefg
- 1 – be
- 2 – acdeg
- 3 – abdeg
- 4 – bdef
- 5 – abdfg
- 6 – abcdfg
- 7 – beg
- 8 – abcdefg
- 9 - abdefg

- טבלת האמת והפישוט שמתקבלים עבור g היא:

x_3x_4 \ x_1x_2	00	01	11	10
00	1 (0)	0 (4)	ϕ (12)	1 (8)
01	0 (1)	1 (5)	ϕ (13)	1 (9)
11	1 (3)	1 (7)	ϕ (15)	ϕ (11)
10	1 (2)	1 (6)	ϕ (14)	ϕ (10)

$$g(x_1, x_2, x_3, x_4) = x_1 + x_3 + x_2 x_4 + \overline{x_2}\,\overline{x_4}$$

מימוש המעגל



מחברים

- רוצים לבצע פעולת חיבור בין שני מספרים בינריים בני n סיביות $A = A_{n-1} \cdots A_0 , B = B_{n-1} \cdots B_0$ ולקבל את התוצאה בעלת n+1 הספרות $S = S_n \cdots S_0$
- <u>אפשרות א</u>: לבנות טבלה בגודל n^2 עבור כל האפשרויות -> (ממש לא)
- <u>אפשרות ב</u>: להפעיל את אלגוריתם החיבור שלמדנו בביה"ס היסודי.

חיבור שני מספרים בינריים

$$
\begin{array}{rlllll}
 & C_{n-1} & \cdots C_2 & & C_1 & \\
 & A = A_{n-1} \cdots & A_2 & & A_1 & A_0 \\
+ & B = B_{n-1} \cdots & B_2 & & B_1 & B_0 \\
\hline
 & C_n S_{n-1} \cdots & C_3 S_2 & & C_2 S_1 & C_1 S_0
\end{array}
$$

- נזדקק לשני רכיבים:
  - רכיב אחד שיחבר את שני הביטים הראשונים ויוציא את התוצאה והנשא (ייקרא מחבר למחצה או Half Adder)
  - רכיב שני שיחבר שני ביטים ועוד ביט נשא ויוציא את התוצאה והנשא (ייקרא מחבר מלא או Full Adder)

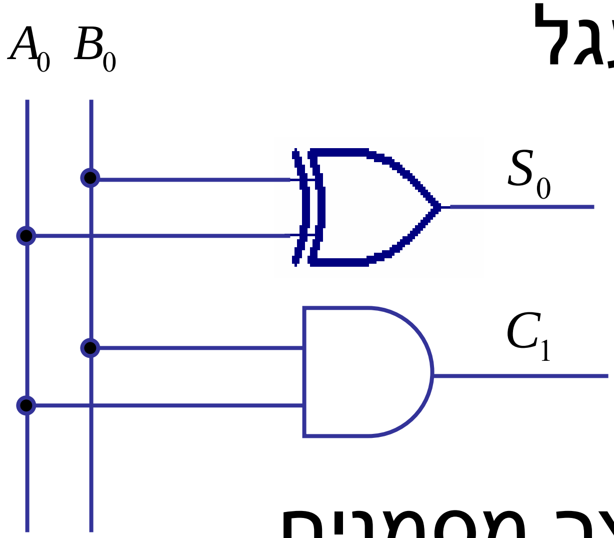
Half Adder - מחבר למחצה

- רכיב זה מממש חיבור שני ביטים ולו יציאה לתוצאת החיבור S_0 ויציאה לנשא C_1 שמתקבל.
- נבנה את טבלת האמת עבור כל אחת מיציאות הרכיב:

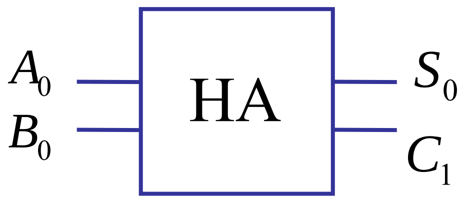
A_0	B_0	S_0	C_1
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Half Adder - מחבר למחצה

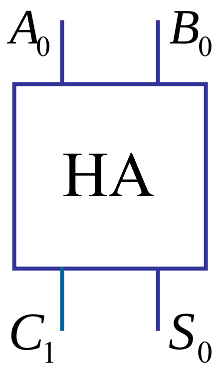
- נממש במעגל



- באופן מקוצר מסמנים



או



Full Adder מחבר מלא

- רכיב זה מממש חיבור 3 סיביות ולו 3 כניסות ושתי יציאות: S_i לתוצאה ו-C_{i+1} לנשא.
- טבלאות האמת ומפות הקרנו עבורו נתונות ע"י:

C_i	A_i	B_i	S_i	C_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

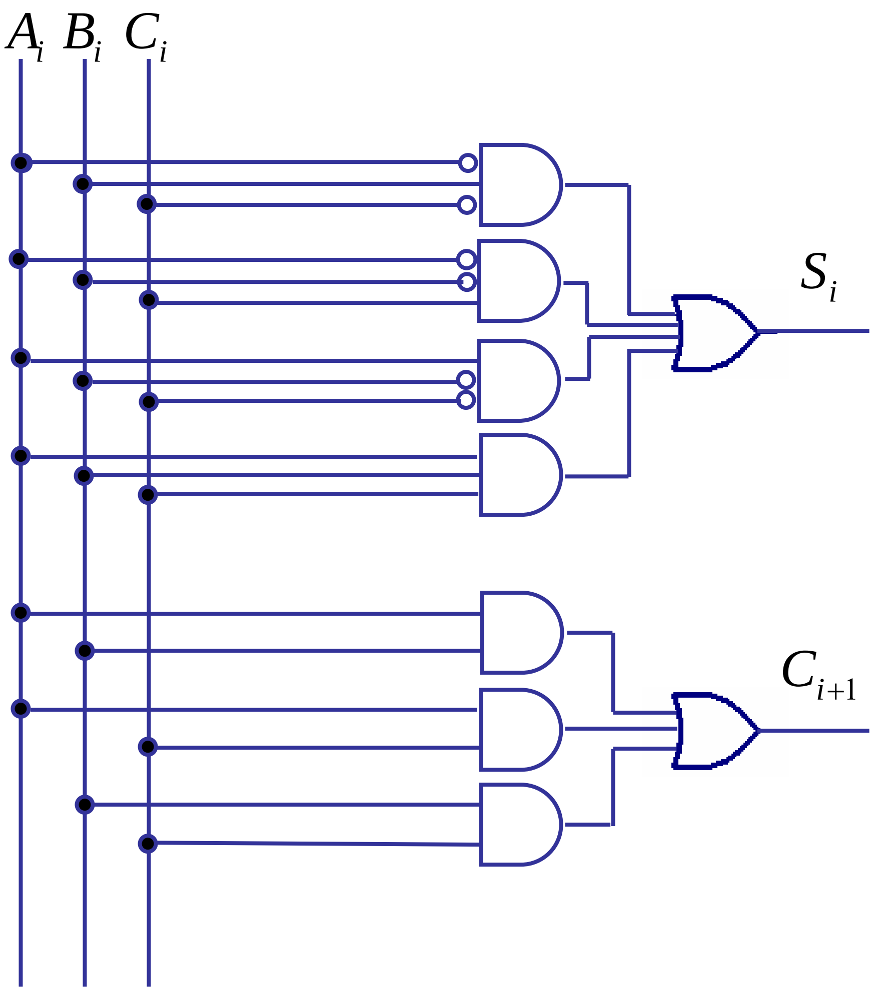
C_i \ A_iB_i	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$S_i = \overline{A_i} B_i \overline{C_i} + A_i \overline{B_i}\, \overline{C_i} + \overline{A_i}\, \overline{B_i} C_i + A_i B_i C_i$$

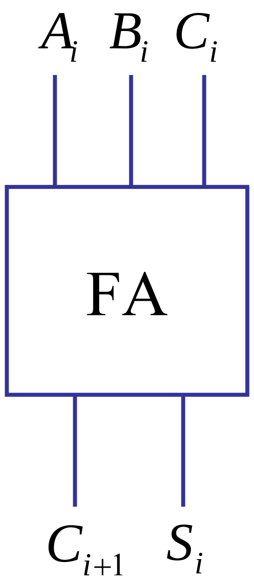
C_i \ A_iB_i	00	01	11	10
0	0	0	1	0
1	0	1	1	1

$$C_{i+1} = A_i B_i + A_i C_i + B_i C_i$$

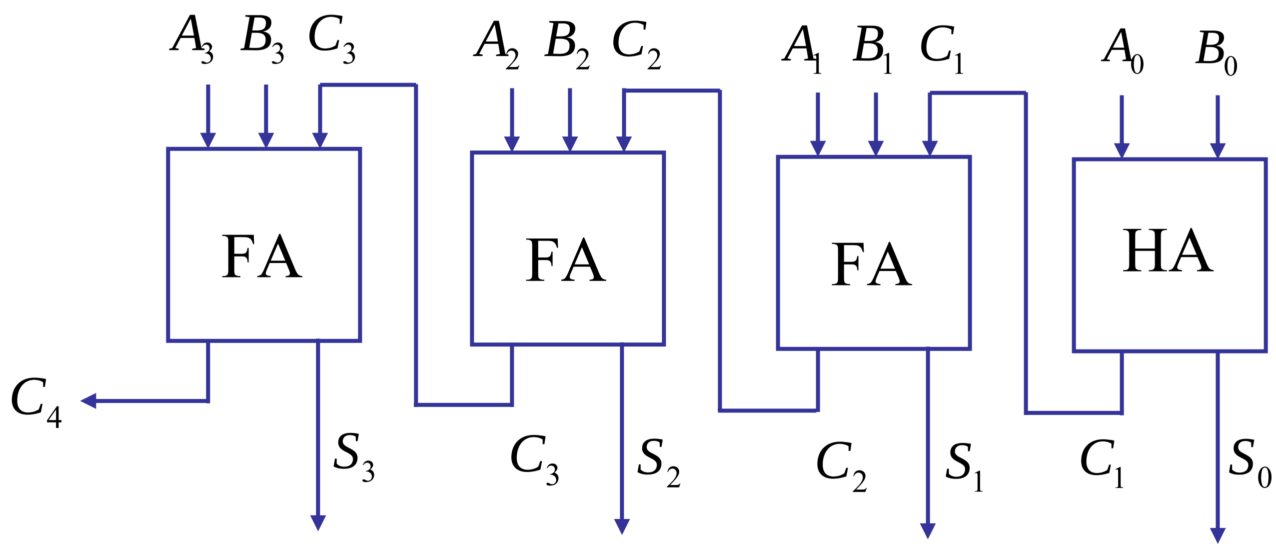
מימוש מעגל Full Adder



סימון מקוצר

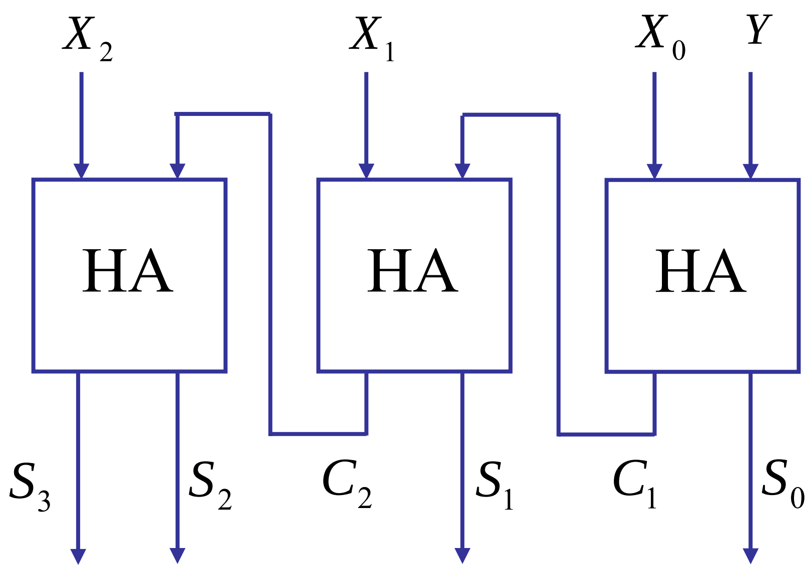


4-bit Adder - דוגמא



תרגיל

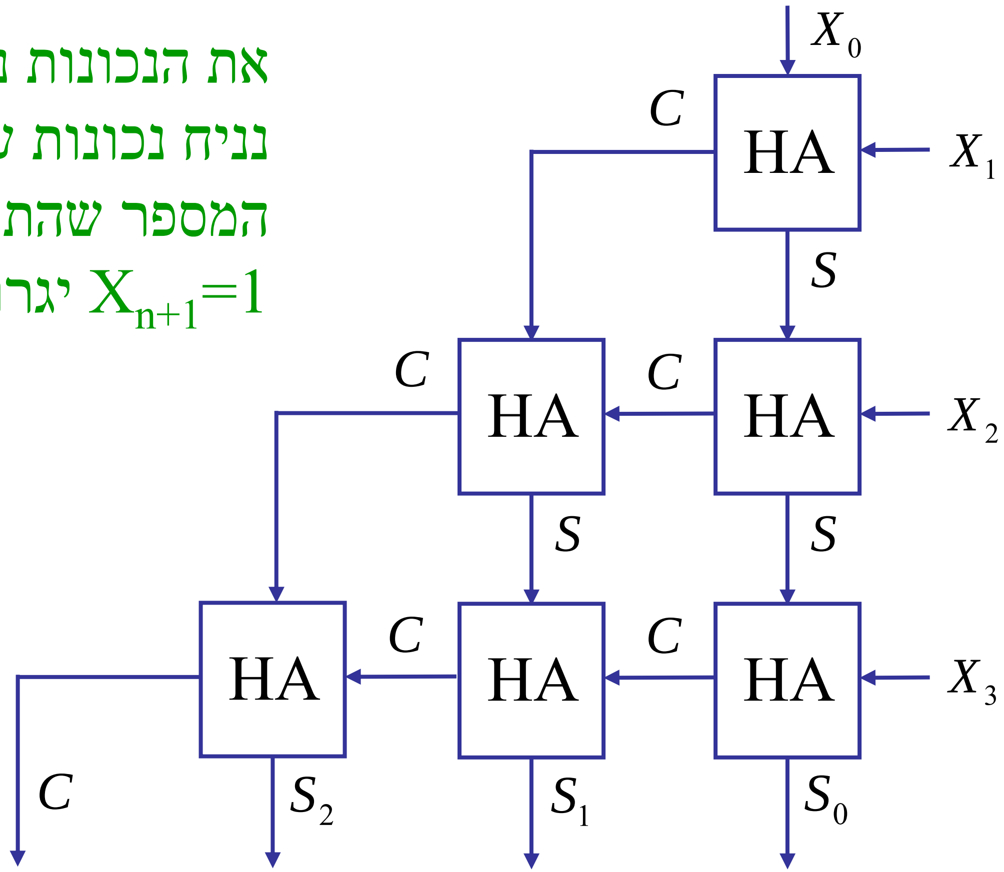
- תכנן מעגל ובו 3 HA המחבר מספר בן 3 סיביות עם מספר בן ספרה אחת.
- נסמן ב-$X_2X_1X_0$ את המספר בן 3 הספרות וב-Y את המספר בן הספרה האחת:



תרגיל

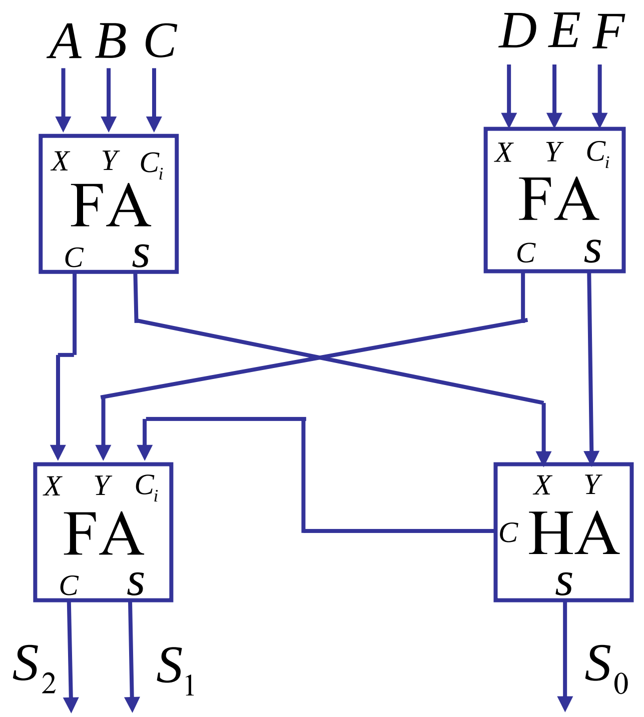
- תכנן מעגל המקבל מספר בן n ספרות ומחשב את מספר האחדות שבו ע"י שימוש ב- n(n-1)/2 HA
- נפתור עבור מספר בן 4 סיביות $X_3X_2X_1X_0$

את הנכונות נוכיח בעזרת אינדוקציה:
נניח נכונות עבור X_n . אם $X_{n+1}=0$ המספר שהתקבל עד כה לא ישתנה ואם $X_{n+1}=1$ יגרום הוספת 1 למספר.



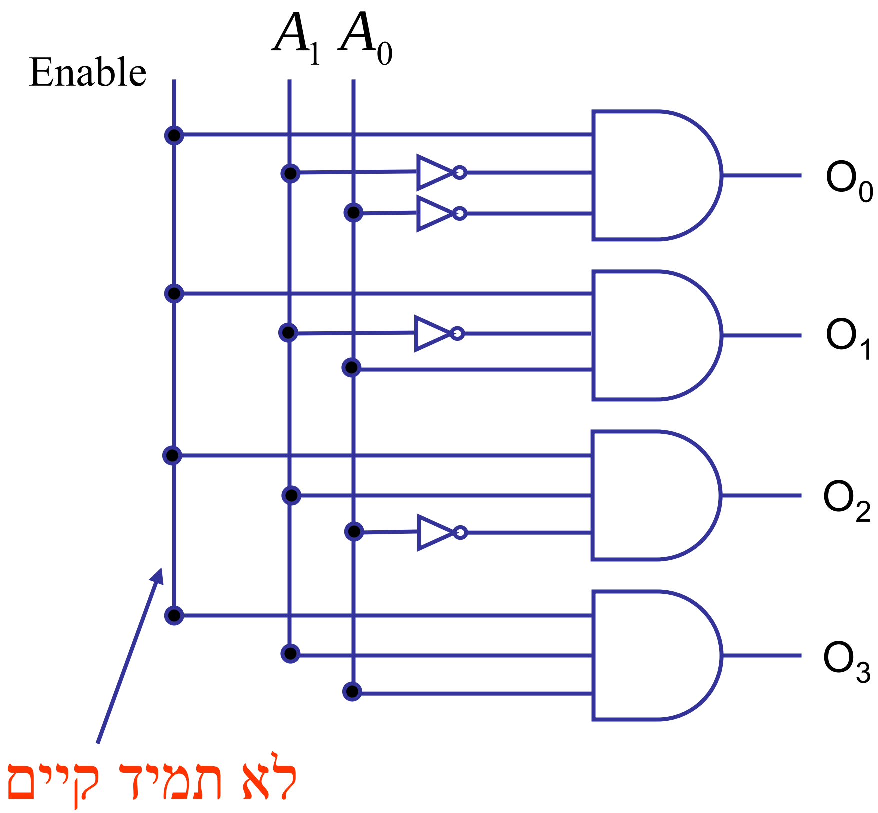
תרגיל

- תכנן מערכת המורכבת משלושה FA ו HA אחד המחשבת את מספר האחדות במספר בינארי בן 6 ספרות שיסומן ABCDEF.



Decoders מפענחים

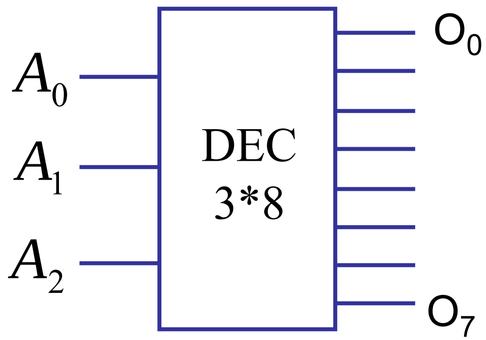
- רכיב אשר עבור כל קלט בורר את אחת היציאות, כלומר רק אחת היציאות תהא אחת והיתר תהיינה אפס.



טבלת האמת

A_0	A_1	O_0	O_1	O_2	O_3
0	0	1			0
0	1		1		
1	0			1	
1	1	0			1

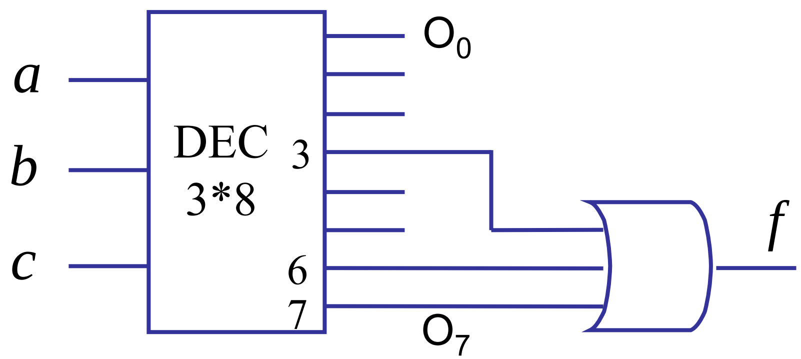
מקוצר



Decoders מפענחים

- ממש את הפונקציה $f(a,b,c)=ab+bc$ בעזרת DEC 3*8
- פתרון:

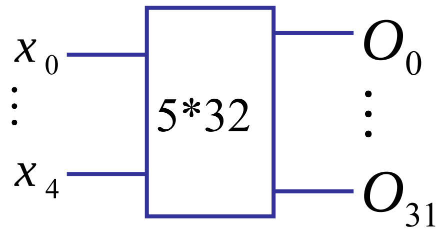
$$f(a,b,c)=abc+ab\bar{c}+abc+\bar{a}bc=$$
$$=\underbrace{abc}_{7}+\underbrace{ab\bar{c}}_{6}+\underbrace{\bar{a}bc}_{3}$$

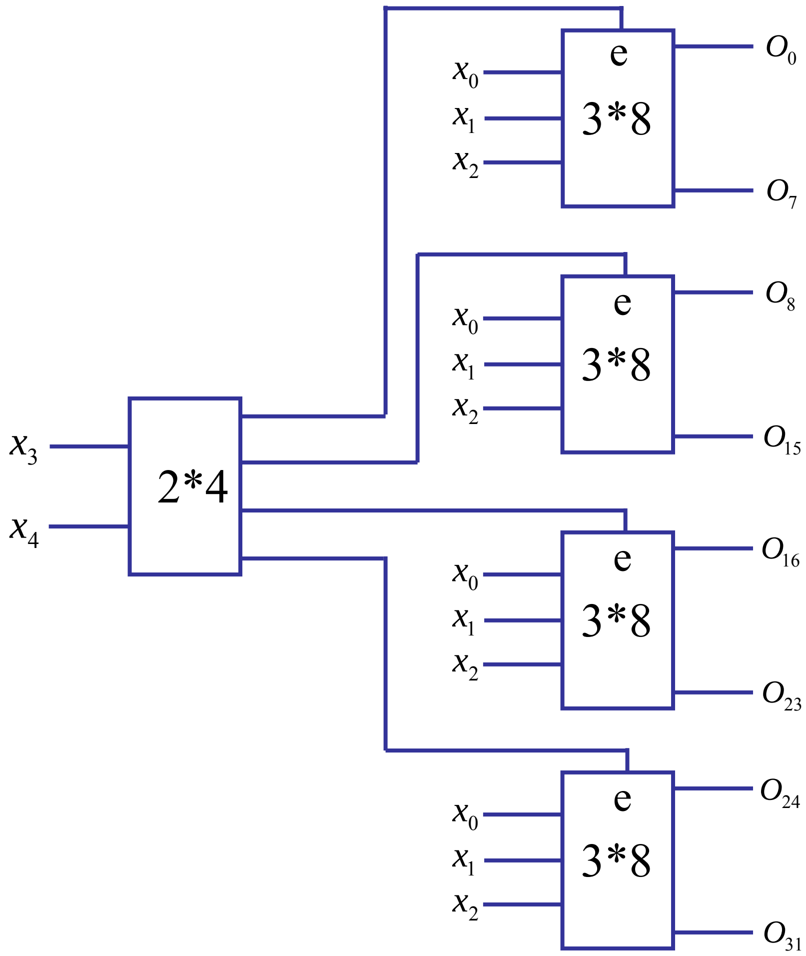


מפענחים Decoders

- תכנן DEC 5*32 בעזרת 4 יחידות DEC 3*8 עם כניסות enable ויחידת DEC 2*4.

סימון מקוצר (**לא הפתרון**)





Decoders מפענחים

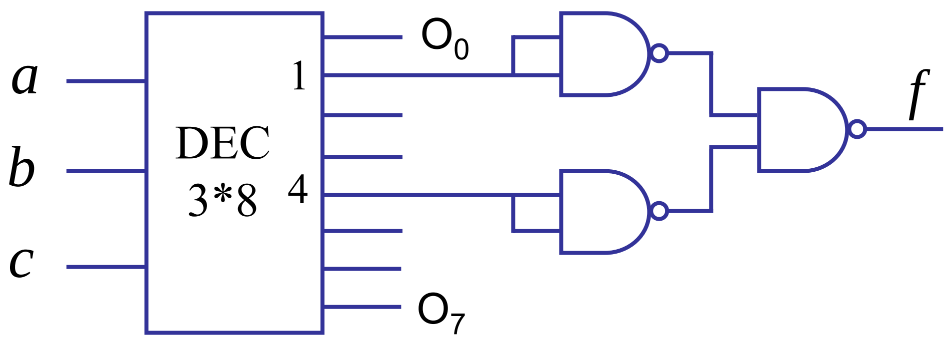
- ממש את הפונקציה $f\left(a,b,c,d\right)=\bar{a}\,\bar{b}\,c\,\bar{d}+a\,\bar{b}\,\bar{c}+\bar{a}\,\bar{b}\,c\,d$ בעזרת DEC 3*8 ושערי NAND בלבד.
- <u>פתרון</u>:

$$f\left(a,b,c,d\right)=\bar{a}\,\bar{b}c+a\bar{b}\,\bar{c}$$

- נשתמש בעובדות הבאות:

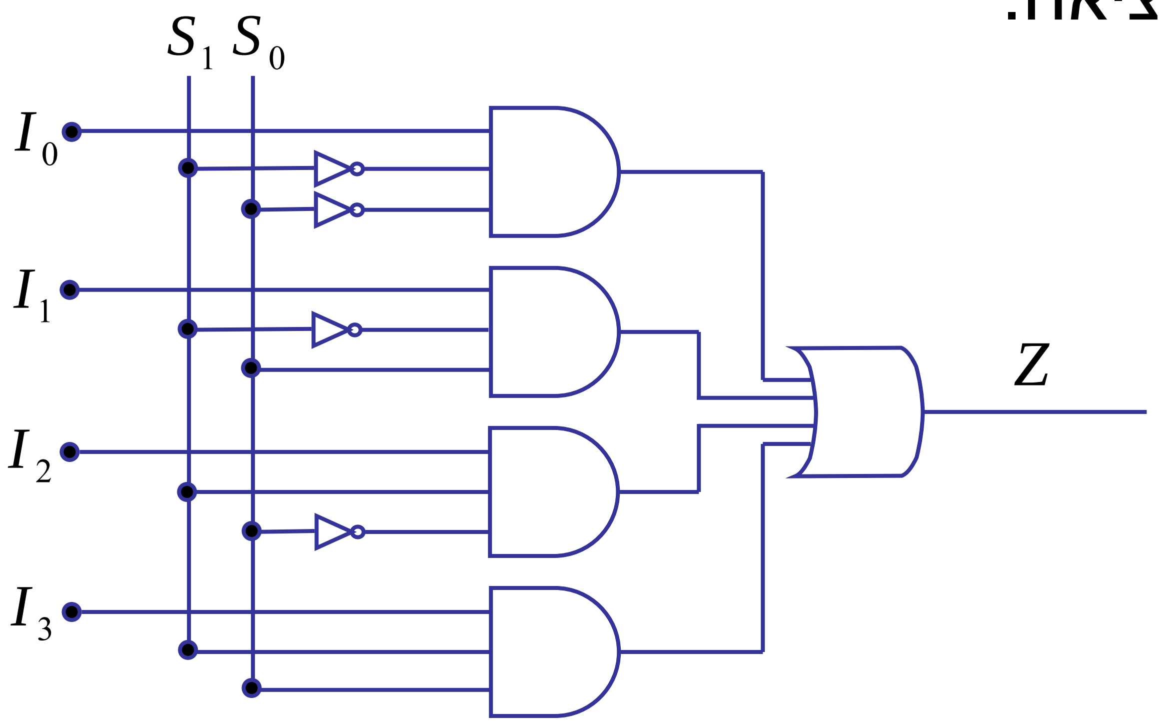
$$x+y=\overline{\bar{x}\,\bar{y}}\quad;\quad \bar{x}=\overline{xx}\quad;\quad x+y=\overline{\overline{xx}\,\overline{yy}}$$

- ונקבל:



Multiplexor

- רכיב אשר לו 2^n כניסות, n קווי בקרה ויציאה אחת.
- בהתאם לערכים בקווי הבקרה ערך אחת הכניסות נבחר ליציאה.



Multiplexor

- בעזרת MUX ניתן לממש פונקציות במשתנים S_0,S_1 כאשר כל שער AND מהווה MINTERM. מזינים 1/0 בכניסות I_k בהתאם.
- לדוגמא: ממש את $z=\overline{s_1}+s_1\overline{s_0}$
- פתרון: ראשית יש להביא לצורת SOP

$$z=\overline{s_1}(s_0+\overline{s_0})+s_1\overline{s_0}=\overline{s_1}s_0+\overline{s_1}\,\overline{s_0}+s_1\overline{s_0}$$

ולכן נזין 1 בכניסות I_0,I_1,I_2 ו-0 ב-I_3 .

- ניתן לממש פונקציות המכילות משתנה V נוסף ל- S_0,S_1
- דרך המימוש היא ע"י הזנת בכניסות המתאימות.

Multiplexor

- דוגמא:

ממש בעזרת MUX את הפונקציה

$$z = \overline{s_1}\,\overline{s_0} + s_1 s_0 \overline{V} + \overline{s_1} V$$

<u>פתרון:</u>

$$z = \overline{s_1}\,\overline{s_0} V + \overline{s_1}\,\overline{s_0}\,\overline{V} + \overline{s_1} s_0 V + s_1 s_0 \overline{V} =$$

$$= \overline{s_1}\,\overline{s_0}\left(V + \overline{V}\right) + \overline{s_1} s_0 V + s_1 s_0 \overline{V} =$$

$$= \overline{s_1}\,\overline{s_0} + \overline{s_1} s_0 V + s_1 s_0 \overline{V}$$

ולכן:

$$I_0 = 1; I_1 = V; I_2 = 0; I_3 = \overline{V}$$