

תרגיל מס' 5 VHDL

מרצה - פרופסור אלי פלקסר

מכונות מצבים FSM ו ASM

1. ממיר ADC בעל הפרדה של 12 ביט מתחבר ל BUS של מיקרו בעל 8 ביט. מובן שבמקרה כזה המיקרו צריך לקרוא את הנתון בשני מחזורים. תכנן רכיב שבמבואו BUS 12 ביט ובמוצאו BUS של 8 ביט, בכול קריאה זוגית הרכיב מעביר את שמונה הביטים הנמוכים ובכול קריאה אי זוגית את ארבעת הביטים הגבוהים (ואפסים בביטים הנותרים). קריאה זה אות שהמיקרו מעביר RD, שיכול להיות אסינכרוני ובקצבים לא ידועים, ולא שעון המערכת.
2. הוסף לבקר כניסת SIGN, אשר בהיותה במצב 1, מבצעת השלמת סימן לבית הגבוה (האי זוגי) במקום למלא בו אפסים.
3. תכנן מכונת מצבים - FSM - המזהה את הרצף "1111" עם חפיפה. ממש בשני אופנים: מכונת מצבים בעלת PROCESS יחיד ומכונה בעלת שני PROCESS.
4. תכנן מכונת מצבים המזהה את הרצף "1111". לאחר הזיהוי, המכונה מקבלת קוד, כרצף של ארבעה ביטים כל שהם, ונגעלת עד להקשת הקוד שנית. עם השחרור המערכת חוזרת למצבה הראשוני.
5. תכנן ASM המממש מחלק בינארי של מספר בעל 8 ביטים במספר בעל 4 ביטים כאשר המנה והשארית הן בגודל 4 ביטים. השתמש באלגוריתם חיסור והזזה.
6. השתמש במעגל הכפל (מדף תרגילים 3) כמעגל עזר, ובנה ASM למציאת שורש ריבועי בינארי של מספר בעל 8 ביטים כאשר התוצאה בגודל 4 ביטים. השתמש באלגוריתם חיפוש חכם.
7. תכנן קוצב זמן מושהה הפועל כדלקמן. לקוצב שתי כניסות (Port) בעלות שמונה ביט כול אחת, T_1 ו T_2 , לקביעת זמן ההשהיה ורוחב הפולס במוצא. כשהקוצב מגלה עליה בכניסת Start המוצא ממתין זמן המתאים לערך T_1 , עולה לרמה '1' לזמן המתאים לערך T_2 ויורד לרמה '0'. הזמנים T_{on} ו T_{off} יהיו פונקציות של הצרופים הבינאריים בכניסות T_1 ו T_2 . יש לדאוג למקרה שהכניסה נשארה במצב '1' לאחר גמר הפולס. הוסף כניסת Enable, המחוברת ללחצן מגע בעל רטט של 1 מילי שנייה, שבכול לחיצה עליו הקוצב מאופשר וחסום לחליפין. פעולה זו תבוקר ע"י מכונה נפרדת המשפיעה על המכונה הראשונה.

לרכיב כניסת שעון בתדר של 1 Mhz ומבנהו כך:

```
ENTITY Timer IS PORT (  
  clk, reset : in std_logic;  
  T1, T2: in std_logic_vector ( 7 downto 0);  
  ena: in std_logic;  
  o : out std_logic);  
END Timer;
```